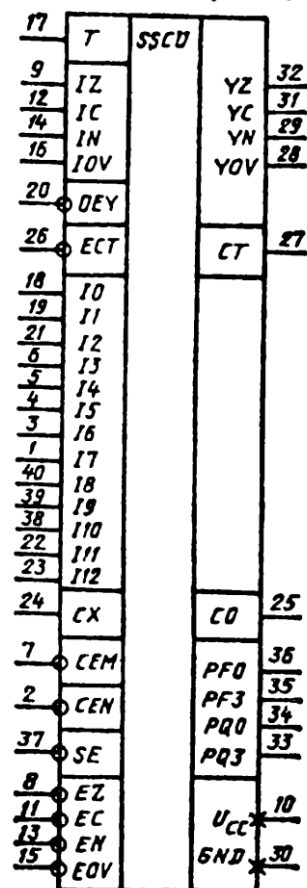


# K1804BP2, KM1804BP2, KP1804BP2

Микросхемы представляют собой схему управления состоянием и сдвигами и предназначены для применения в системах передачи данных, устройствах автоматики и цифрового управления, для замыкания данных вокруг микропроцессорных секций KM1804BC1, KM1804BC2 при построении устройств обработки данных центральных процессоров микро-ЭВМ. Обеспечивают также функции регистра состояния и формирователя сигнала переноса, 7 источников входного переноса АЛУ, организуют 32 типа сдвигов (арифметические, логические, циклические), которые могут быть обычной или двойной длины. Позволяют выполнять операции с 4-разрядным словом состояния и с отдельными его разрядами, выполняют 16 операций по формированию сигнала условия.

Микросхемы имеют 4 двунаправленных вывода сдвига ( $PQ3$ ,  $PQ0$ ,  $PF3$ ,  $PF0$ ), выход условия  $CT$ , выход переноса  $CO$ , входы управления, входы признаков состояния, вход переноса  $CX$ . Под воздействием внешних сигналов управления ИС формируют сигналы для организации переносов и сдвигов в блоке обработки данных. Обработывая признаки состояния, поступающие с АЛУ, микросхемы формируют сигнал условия для схемы микропрограммного управления.

В состав ИС входят два 4-разрядных регистра состояния с коммутаторами, блок управления переносом, блок проверки условия, блок управления сдвигами, устройство управления. Блок хранения и модификации признаков ( $БХМП$ ) состоит из двух 4-разрядных регистров состояния ( $Pч.M$ ,  $Pч.N$ ), трех коммутаторов ( $Кч.M$ ,  $Кч.N$ , коммутатора признаков состояния —  $КПС$ ) и буферной схемы признаков состояния ( $БПС$ ). Блок проверки условия ( $БПУ$ ) состоит из схемы проверки условия ( $СПУ$ ), коммутатора условия ( $КУ$ ) и схемы управления полярностью ( $СУП$ ). Блок управления переносом

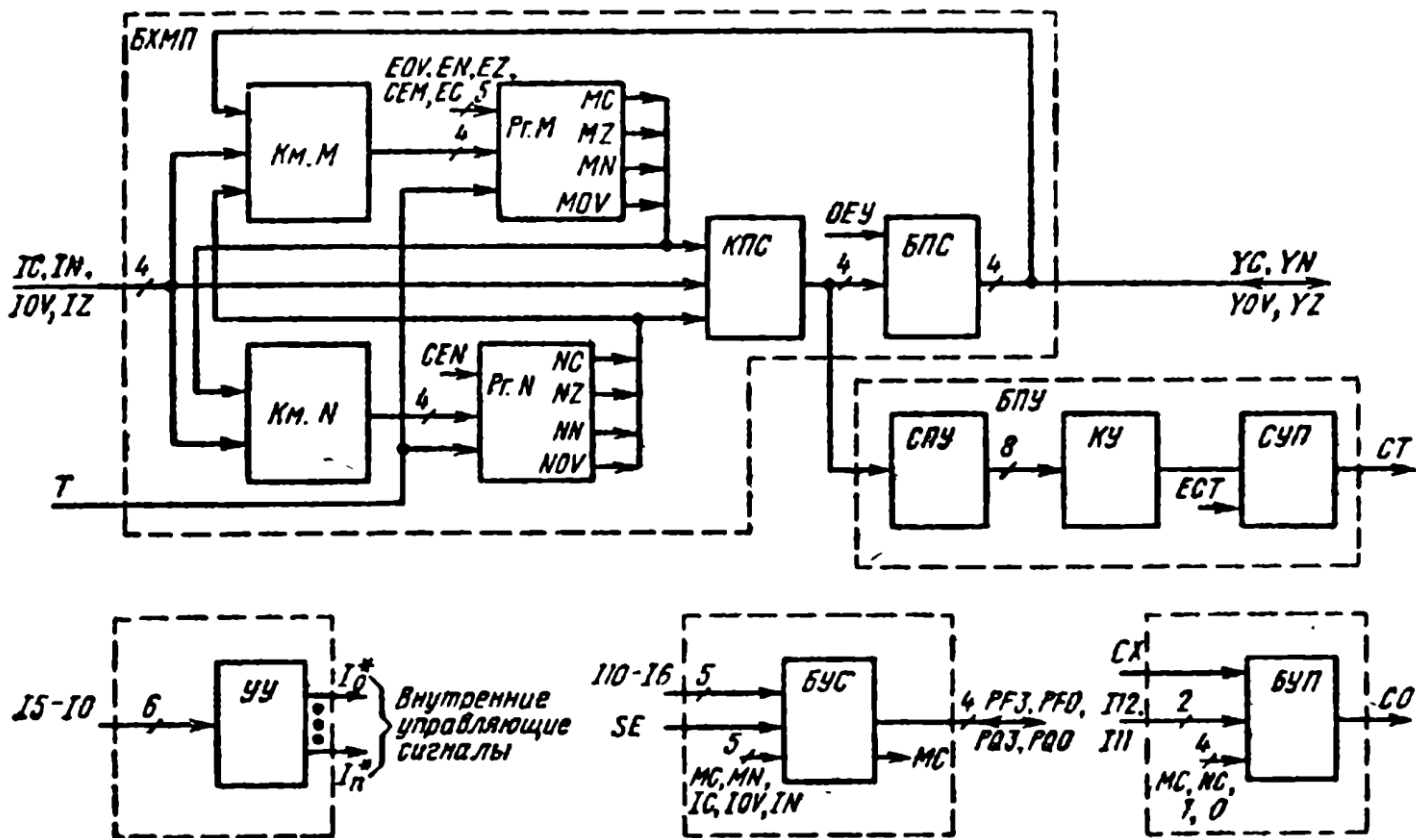


Условное графическое обозначение  
KP1804BP2

**(БУП)** формирует сигнал переноса *СО* под управлением сигналов микрокоманды. Блок управления сдвигами (**БУС**) предназначен для организации арифметических, логических и циклических сдвигов (всего 32 варианта). Устройство управления (**УУ**) является комбинационной схемой, преобразующей сигналы микрокоманды со входов *15...10* во внутренние управляющие сигналы для блоков микросхемы.

Содержат 1635 интегральных элементов. Корпус типа 2123.40-6, масса не более 8,5 г; 2123.40-1, масса не более 6 г.

Назначение выводов: *1, 3...6* — входы микрокоманды, разряды *7...3*; *2* — вход разрешения записи в регистр состояния *N*; *7* — вход разрешения записи в регистр состояния *M*; *8* — вход разрешения записи в разряд *Z* регистра *M*; *9* — вход данных признака состояния *Z* (нуль); *10* — напряжение питания; *11* — вход разрешения записи в разряд *CR* регистра *M*; *12* — вход данных признака состояния *CR* (перенос); *13* — вход разрешения записи в разряд *N* регистра *M*; *14* — вход данных признака состояния *N* (знак); *15* — вход разрешения записи в разряд *OF* регистра *M*; *16* — вход данных признака состояния *OF* (переполнение); *17* — вход тактовый; *18, 19* — входы микрокоманды, разряды *0, 1*; *20* — вход разрешения двунаправленных выводов данных признаков состояния; *21...23* — входы микрокоманды, разряды *2, 11, 12*; *24* — вход переноса; *25* — выход переноса в АЛУ; *26* — вход разрешения выхода условия; *27* — выход условия; *28* — двунаправленный вывод данных признака состояния *OF*; *29* — двунаправленный вывод данных признака состояния *N*; *30* — общий; *31* — двунаправленный вывод данных признака состояния *CR* (перенос); *32* — двунаправленный вывод данных признака состояния; *33* — двунаправленный вывод сдвига старшего разряда *Q*-регистра; *34* — двунаправленный вывод сдвига младшего разряда *Q*-регистра; *35* — двунаправленный вывод сдвига старшего разряда результата АЛУ; *36* — двунаправленный вывод сдвига младшего разряда результата АЛУ; *37* — вход разрешения двунаправленных выводов сдвига; *38...40* — входы микрокоманды, разряды *10...8*.



Структурная схема КР1804ВР2

## Электрические параметры

Номинальное напряжение питания .....	5 В ±5%
Выходное напряжение низкого уровня .....	≤ 0,5 В
Выходное напряжение высокого уровня .....	≥ 2,4 В
Прямое падение напряжения на антизвонном диоде .....	≤  −1,5  В
Ток короткого замыкания на выходе .....	−30...−85 мА
Ток потребления при $U_{п} = 5, 25$ В .....	≤ 318 мА
Входной ток низкого уровня:	
по выводам 1, 3...6, 8, 11, 13, 15, 18...24, 26, 28, 29, 31, 32, 38...40 .....	≤  −0,45  мА
по выводу 17 .....	≤  −0,7  мА
по выводам 9, 12, 14, 15 .....	≤  −1,2  мА
по выводам 33...37 .....	≤  −1,35  мА
по выводам 2, 7 .....	≤  −1,8  мА
Входной ток высокого уровня:	
по выводам 1, 3...6, 8, 11, 13, 15, 18...25, 32, 38...40 .....	≤ 20 мкА

по выводам 9, 12, 14, 16, 37 .....	≤ 60 мкА
по выводам 28, 29, 31, 32 .....	≤ 70 мкА
по выводам 2, 7 .....	≤ 80 мкА
по выводам 33...36 .....	≤ 110 мкА
Максимальный входной ток высокого уровня ..	≤ 1 мА
Выходной ток низкого уровня в состоянии «выключено»:	
по выводу 27 .....	≤  −50  мкА
по выводам 28...32 .....	≤  −450  мкА
по выводам 33...36 .....	≤  −1350  мкА
Входной ток высокого уровня в состоянии «выключено»:	
по выводу 27 .....	≤ 50 мкА
по выводам 28...32 .....	≤ 70 мкА
по выводам 33...36 .....	≤ 110 мкА
Время задержки распространения сигнала:	
от входа <i>T</i> до выходов <i>Y</i> , от входов <i>I0...I5</i> до выхода <i>CT</i> .....	≤ 50 нс
от входа <i>T</i> до выхода <i>C0</i> , от входов <i>I11, I12</i> до выхода <i>C0</i> .....	≤ 37 нс
от входа <i>T</i> до выходов <i>PF0, PF3, PQ0, PQ3</i> ..	≤ 39 нс
от входа <i>T</i> до выхода <i>CT</i> .....	≤ 58 нс
от входов <i>IC, IZ, IN, IOV</i> до выходов <i>Y</i> .....	≤ 38 нс
от входов <i>I6...I0</i> до выходов <i>PF3...PF0,</i> <i>PQ0, PQ3</i> .....	≤ 32 нс
Разрядность канала выбора микрокоманды ...	13
Количество микрокоманд изменения состояния регистра микросостояний .....	15