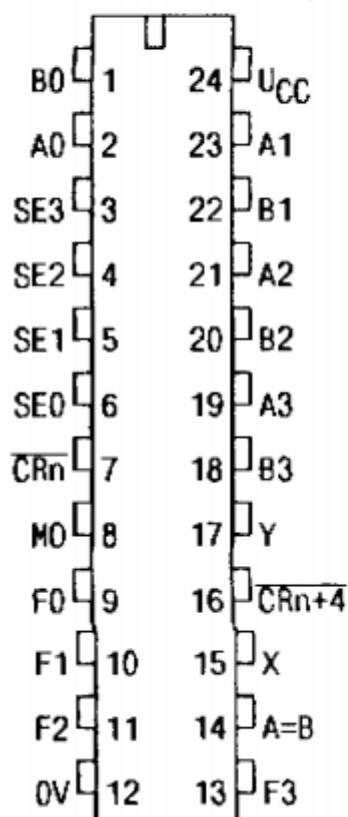


Аналог - SN74LS181

Расположение выводов

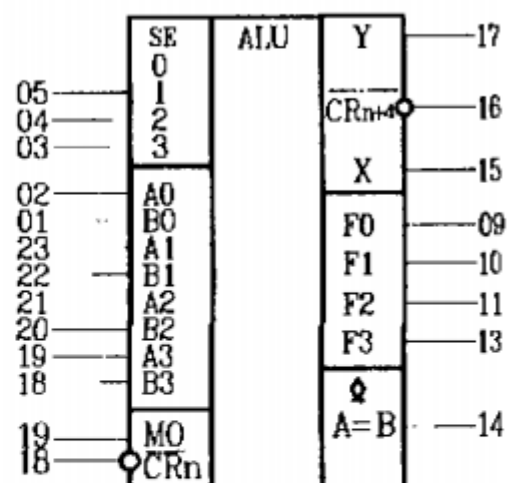
Таблица назначения выводов



01	B0	Вход информационный
02	A0	Вход информационный
03	SE3	Вход выбора
04	SE2	Вход выбора
05	SE1	Вход выбора
06	SE0	Вход выбора
07	CRn	Вход переноса
08	MO	Вход задания режима работы
09	F0	Выход функциональный
10	F1	Выход функциональный
11	F2	Выход функциональный
12	0V	Общий вывод
13	F3	Выход функциональный
14	A=B	Выход сравнения
15	X	Выход распространения переноса
16	CRn+4	Выход переноса четырехразрядного каскада
17	Y	Выход образования переноса
18	B3	Вход информационный
19	A3	Вход информационный
20	B2	Вход информационный
21	A2	Вход информационный
22	B1	Вход информационный
23	A1	Вход информационный
24	UCC	Вывод питания от источника напряжения

Микросхема КР1533ИП3 представляет собой арифметическо-логическое устройство, реализованное на одном кристалле и замещает собой порядка 75 эквивалентных вентилей. Данная схема выполняет 16 двоичных арифметических или логических операций с двумя четырехразрядными словами. Тип операции в соответствии с таблицей истинности определяется комбинацией сигналов на входах выбора SE0—SE3. Специальный вход MO позволяет провести выбор между логическими и арифметическими операциями. При высоком уровне напряжения на входе MO отключается блок ускоренного переноса из разряда в разряд и микросхема выполняет логические операции, при низком уровне напряжения выполняются арифметические операции.

Условно-графическое обозначение



Возможность каскадирования микросхем для работы со словами разрядностью более четырех обеспечивается наличием входа переноса CRn, выхода переноса четырехразрядного каскада CRn+4, выхода распространения переноса X и выхода образования переноса Y, при этом выходы X и Y используются при необходимости обеспечить ускоренный перенос с применением специально спроектированной микросхемы КР1533ИП4.

Наличие выхода сравнения A=B позволяет использовать микросхему КР1533ИП3 в качестве компаратора, а для обеспечения наращиваемости данный выход выполнен в виде открытого коллектора.

Функциональная схема

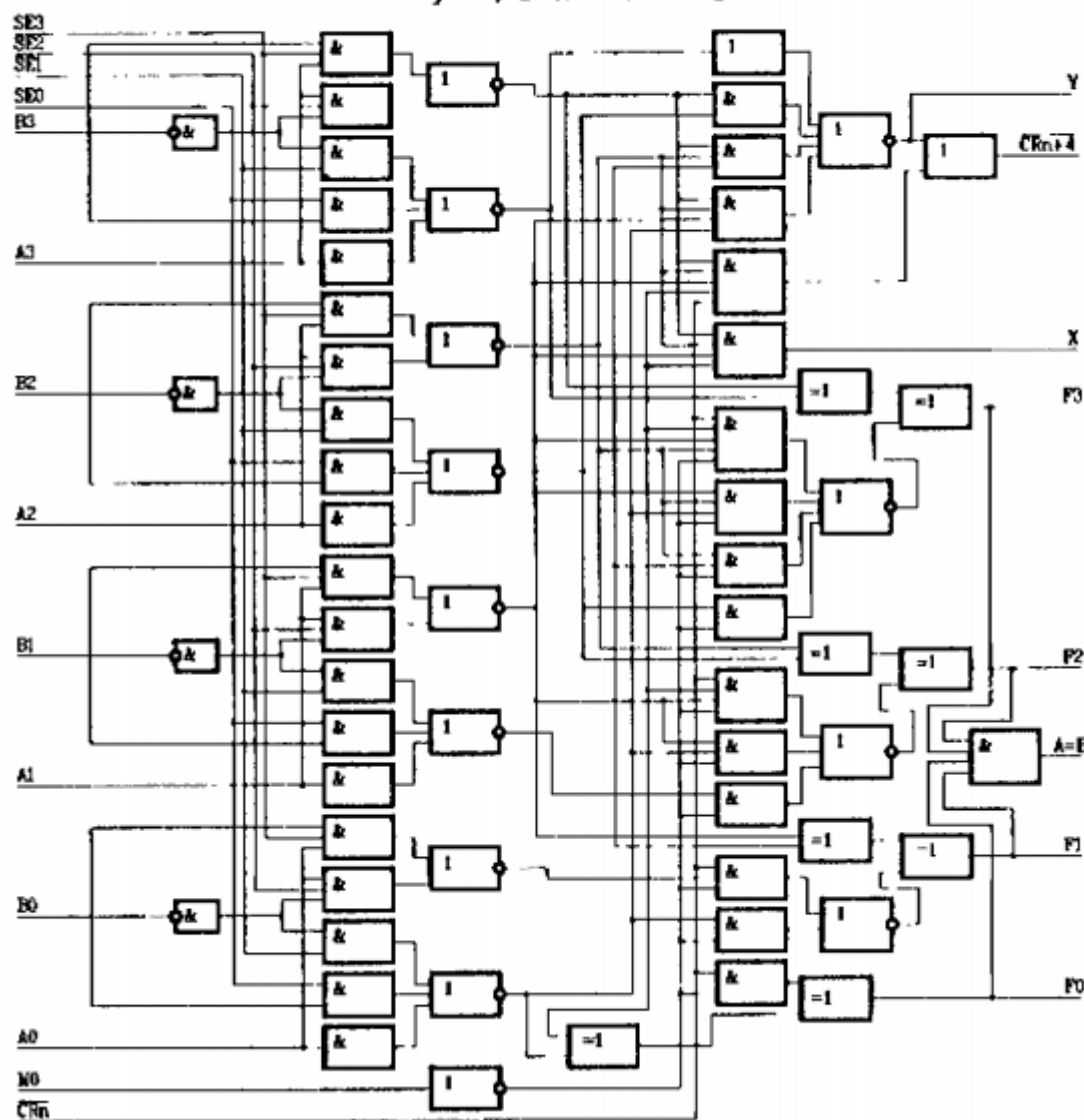


Таблица истинности для отрицательной логики

Выбор функции				M0=H Логические функции	M0=L Арифметические операции	
SE3	SE2	SE1	SE0		CRn=L (без переноса)	CRn=H (с переносом)
L	L	L	L	$F = \bar{A}$	$F = A - 1$	$F = A$
L	L	L	H	$F = \overline{AB}$	$F = AB - 1$	$F = AB$
L	L	H	L	$F = \overline{A+B}$	$F = AB - 1$	$F = AB$
L	L	H	H	$F = 1$	$F = -1$ (доп. до двух)	$F = 0$
L	L	H	L	$F = \overline{A+B}$	$F = A + (A+B)$	$F = A + (A+B) + 1$
L	L	H	H	$F = \bar{B}$	$F = AB + (A+B)$	$F = AB(A+B) + 1$
L	H	L	L	$F = \overline{A \oplus B}$	$F = A - B - 1$	$F = A - B$
L	H	L	H	$F = \overline{A+B}$	$F = (A+B)$	$F = (A+B) + 1$
L	H	H	L	$F = \overline{AB}$	$F = A + (A+B)$	$F = A + (A+B) + 1$
L	H	H	H	$F = A \oplus B$	$F = A+B$	$F = A+B+1$
H	L	L	L	$F = B$	$F = \overline{AB} + (A+B)$	$F = \overline{AB} + (A+B) + 1$
H	L	L	H	$F = A+B$	$F = A+B$	$F = A+B+1$
H	L	H	L	$F = 0$	$F = A+A^*$	$F = A+A+1$
H	L	H	H	$F = \overline{AB}$	$F = AB+A$	$F = \overline{AB} + A + 1$
H	H	L	L	$F = \overline{AB}$	$F = \overline{AB} + A$	$F = \overline{AB} + A + 1$
H	H	L	H	$F = A$	$F = A$	$F = A+1$

Таблица истинности для положительной логики

Выбор функции				МО=Н Логические функции	МО=L Арифметические операции	
SE3	SE2	SE1	SE0		CRn=L(без переноса)	CRn=H(с переносом)
L	L	L	L	$F = \bar{A}$	$F = A$	$F = A+1$
L	L	L	H	$F = \bar{A+B}$	$F = A+B$	$F = (A+B)+1$
L	L	H	L	$F = AB$	$F = A+\bar{B}$	$F = (A+\bar{B})+1$
L	L	H	H	$F = 0$	$F = -1$ (доп. до двух)	$F = 0$
L	H	L	L	$F = \bar{A}\bar{B}$	$F = A + (\bar{A}\bar{B})$	$F = A+\bar{A}\bar{B}+1$
L	H	L	H	$F = \bar{B}$	$F = (A+\bar{B})+\bar{A}\bar{B}$	$F = (A+\bar{B})+\bar{A}\bar{B}+1$
L	H	H	L	$F = A\oplus B$	$F = A-B-1$	$F = A-B$
L	H	H	H	$F = \bar{A}\bar{B}$	$F = \bar{A}\bar{B}-1$	$F = \bar{A}\bar{B}$
H	L	L	L	$F = \bar{A+B}$	$F = A+AB$	$F = A+AB+1$
H	L	L	H	$F = \bar{A\oplus B}$	$F = A+B$	$F = A+B+1$
H	L	H	L	$F = \bar{B}$	$F = (A+\bar{B})+AB$	$F = (A+\bar{B})+AB+1$
H	L	H	H	$F = AB$	$F = AB-1$	$F = AB$
H	H	L	L	$F = 1$	$F = A+A^*$	$F = A+A+1$
H	H	L	H	$F = A+\bar{B}$	$F = (A+B)+A$	$F = (A+B)+A+1$
H	H	H	L	$F = A+B$	$F = (A+\bar{B})+A$	$F = (A+\bar{B})+A+1$
H	H	H	H	$F = A$	$F = A-1$	$F = A$

* → сдвиг на один разряд влево

Статические параметры КР153ЗИПЗ

Обозначение	Наименование параметра	Норма		Единица измерения	Режим измерения
		не менее	не более		
U_{OH}	Выходное напряжение высокого уровня	2,5		В	$U_{CC}=4,5В$ $U_{IH}=2,0В$ $U_{IL}=0,8В$ $I_{OH}=-0,4мА$ $I_{OL}=-0,4мА$
U_{OL}	Выходное напряжение низкого уровня		0,4	В	$U_{CC}=4,5В$ $U_{IH}=2,0В$ $U_{IL}=0,8В$ $I_{OL}=4мА$
I_{IH}	Входной ток высокого уровня - для вывода 8 - для выводов 1, 2, 18-23 - для выводов 3-6 - для вывода 7		20 60 80 100	мкА	$U_{CC}=5,5В$ $U_{IH}=2,7В$
I_{IL}	Входной ток низкого уровня - для вывода 8 - для выводов 1, 2, 18-23 - для выводов 3-6 - для вывода 7		1-0,21 1-0,61 1-0,81 1-1,01	мА	$U_{CC}=5,5В$ $U_{IL}=0,4В$
I_{OH}	Выходной ток высокого уровня - для выхода A=B		0,1	мА	$U_{CC}=5,5В$ $U_0=5,5В$
I_0	Выходной ток	1-101	1-601	мА	$U_{CC}=5,5В$ $U_0=2,25В$
U_{SDI}	Прямое падение напряжения на антизвонном диоде		1-1,51	В	$U_{CC}=4,5В$ $I_I=-18мА$
I_{CC}	Ток потребления - в режиме A* - в режиме B**		21 22	мА	$U_{CC}=5,5В$

Примечания: * Режим А – на выводы 2-6, 8, 19, 21, 23 подается напряжение высокого уровня, остальные входы заземляются.

** Режим В – на выводы 3-6, 8 подается напряжение высокого уровня, остальные входы заземляются.

Динамические параметры КР153ЗИПЗ

Обозначение	Наименование параметра	Норма		Единица измерения	Режим измерения
		не менее	не более		
t _{рЛН}	Время задержки распространения сигнала при выключении - для входа переноса 7 по выходам формирования функций 9, 10, 11, 13 - при сложении - при вычитании - для входа переноса 7 по выходам переноса 16 - при сложении - при вычитании - для информационных входов 1, 2, 18-23 по выходу образования переноса 17 - при сложении - при вычитании - для информационных входов 1, 2, 18-23 по выходу распространения переноса 15 - при сложении - при вычитании - для информационных входов 1, 2, 18-23 по выходам формирования функций 9-11, 13 - при сложении - при вычитании - в режиме логики - для информационных входов 1, 2, 18-23 по выходу сравнения 14 при вычитании - для информационных входов 1, 2, 18-23 по выходу переноса 17 - при сложении - при вычитании			нс	U _{CC} =5, 0В±10% C _L =50пФ t=2нс R _L =0, 5кОм (для выхода сравнения 14 - R _L =2, 0кОм)
			24		
			26		
			25		
			26		
			32		
			34		
			32		
			34		
			32		
			32		
			34		
			90		
			44		
	44				
t _{рНЛ}	Время задержки распространения сигнала при включении - для входа переноса 7 по выходам формирования функций 9, 10, 11, 13 - при сложении - при вычитании - для входа переноса 7 по выходам переноса 16 - при сложении - при вычитании - для информационных входов 1, 2, 18-23 по выходу образования переноса 17 - при сложении - при вычитании - для информационных входов 1, 2, 18-23 по выходу распространения переноса 15 - при сложении - при вычитании			нс	U _{CC} =5, 0В±10% C _L =50пФ t=2нс R _L =0, 5кОм (для выхода сравнения 14 - R _L =2, 0кОм)
			26		
			25		
			26		
			25		
			31		
			32		
			34		
			34		

Обозначение	Наименование параметра	Норма		Единица измерения	Режим измерения
		не менее	не более		
t_{PHL}	Время задержки распространения сигнала при включении - для информационных входов 1, 2, 18-23 по выходам формирования функций 9-11, 13 - при сложении - при вычитании - в режиме логики - для информационных входов 1, 2, 18-23 по выходу сравнения 14 при вычитании - для информационных входов 1, 2, 18-23 по выходу переноса 17 - при сложении - при вычитании			нс	$U_{CC}=5,0В\pm 10\%$ $C_L=50пФ$ $t=2нс$ $R_L=0,5кОм$ (для выхода сравнения 14 - $R_L=2,0кОм$)
			26		
			28		
			34		
			70		
			44		
	45				

Предельно допустимые электрические режимы эксплуатации приведены в Приложении 1 в табл. 5.

Для справки:

- емкость входа — не более 4 пФ;
- емкость выхода сравнения (A=B) — не более 2,5 пФ;
- допускается подключение к выходам емкости не более 200 пФ, при этом нормы на динамические параметры не регламентируются;
- эксплуатация микросхем в режиме измерения I_O , U_{CDI} не допускается;
- допустимое значение статического потенциала — 200 В;
- допускается кратковременное воздействие (в течение не более 5 мс) напряжения питания до 7 В;
- собственные резонансные частоты микросхем до 20 кГц отсутствуют;
- максимальное время фронта нарастания и время фронта спада входного импульса — не более 1 мкс.

Дополнительная информация:

- технические условия БК0.348.806-03ТУ.