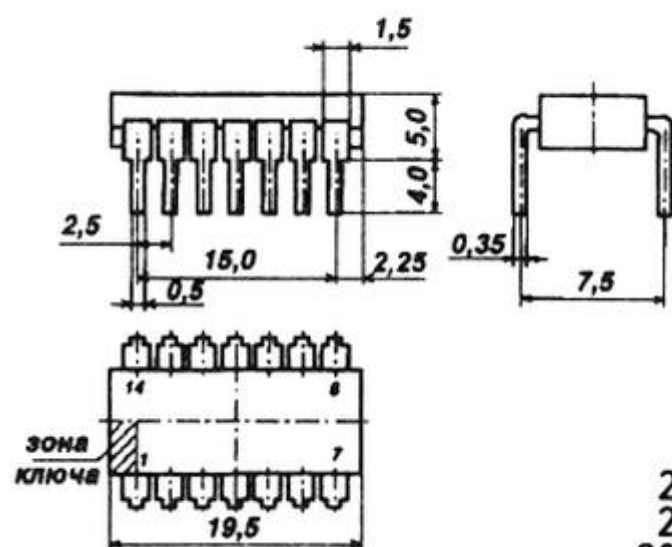


Микросхема представляет собой два независимых тактируемых J-K триггера с установкой в 0 и 1. Считывание информации с входов J и K происходит во время положительного перепада на входе С, а на выходы она передается во время отрицательного перепада. наличие низкого уровня на входах R и S одновременно дает неопределенное состояние на выходах. Логические уровни на J и K не должны изменяться, пока на С высокий уровень. Если соединить выводы J и K триггер будет работать как обычный счетный (делить частоту на 2).

входы					выходы	
R	S	C	J	K	Q	\bar{Q}
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	неопределённое	
H	H		L	L	Q ₀	\bar{Q} ₀
H	H		H	L	H	L
H	H		L	H	L	H
H	H		H	H	инверсия выходов	

Корпус ИМС К155ТВ1



201.14-1
201.14-2
201.14-13

Условное графическое обозначение



Электрические параметры

1	Номинальное напряжение питания	5 В \pm 5 %
2	Выходное напряжение низкого уровня	не более 0,4 В
3	Выходное напряжение высокого уровня	не менее 2,4 В
4	Напряжение на антизвонном диоде	не менее -1,5 В
5	Входной ток низкого уровня по входам 3-5,9-11 по входам 2,12,13	не более -1,6 мА не более -3,2 мА
6	Входной ток высокого уровня	не более 0,04 мА
7	Входной пробивной ток	не более 1 мА
8	Ток короткого замыкания	-18...-55 мА
9	Ток потребления	не более 20 мА
10	Потребляемая статическая мощность	не более 105 мВт
11	Время задержки распространения при включении	не более 40 нс
12	Время задержки распространения при выключении	не более 25 нс
13	Тактовая частота	не более 15 МГц

Зарубежные аналоги

SN7472N, SN7472J