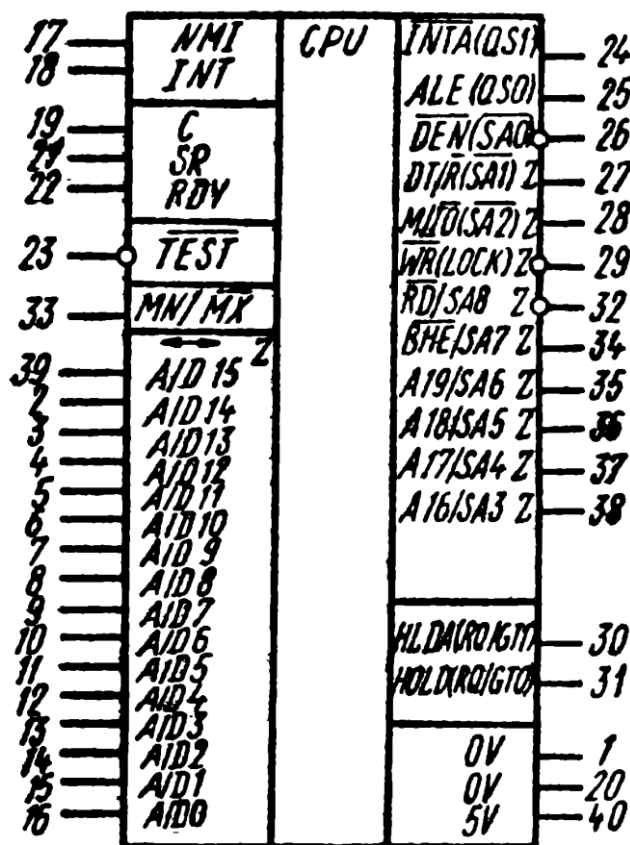


К1810ВМ86, КМ1810ВМ86, КР1810ВМ86, КР1810ВМ86Б, КР1810ВМ86М

Микросхемы представляют собой однокристалльный 16-разрядный микропроцессор с фиксированной системой команд, с мультиплексной 20-разрядной магистралью адреса и 16-разрядной магистралью данных и предназначены для использования в качестве центрального процессорного устройства при построении средств вычислительной техники (микроЭВМ, мультипроцессорных систем). Обладают быстродействием до $2,5 \cdot 10^6$ опер/с типа *RR* при тактовой частоте 5 МГц, обеспечивают возможность прямой адресации памяти объемом до 1 Мбайта, 65 536 устройств ввода и 65 536 устройств вывода. Для вычисления адресов операндов, размещенных в памяти, используются 24 режима адресации. Имеют векторную структуру прерывания и обеспечивают обработку до 256 запросов прерывания трех типов: внешних, внутренних и программных. Архитектурной особенностью является наличие аппаратно-программных средств, позволяющих упростить построение мультипроцессорных систем на его основе и обеспечивающих синхронизацию работы нескольких независимых (выполняющих собственные потоки команд) процессоров, имеющих общие ресурсы, а также синхронизацию параллельной работы микропроцессора и сопроцессоров (специализированных процессоров, аппаратно реализующих команды сложных проце-



Условное графическое обозначение
К1810ВМ86, КМ1810ВМ86,
КР1810ВМ86

дур). Характеризуются двумя режимами работы (минимальным и максимальным), которые отличаются способом формирования сигналов обмена и соответственно возможностями реализуемых систем. В минимальном режиме МП формируют все сигналы для управления внутрисистемным интерфейсом микропроцессорных систем (МПС) и используются для построения однопроцессорных контроллеров и микро-ЭВМ с К1810ГФ84, К1810ИР82, К1810ИР83, К1810ИР86, К1810ИР87. В максимальном режиме МП используются для построения МПС, в которых сигналы управления шиной вырабатываются К1810ВГ88 на основании кода, сформированного МП. Структура микропроцессора ориентирована на параллельное выполнение функций выборки и команд и состоит из устройства сопряжения канала (УСК), устройства обработки (УО) и устройства управления и синхронизации. В УСК входят шесть 8-разрядных регистров очереди команд, четыре 16-разрядных сегментных регистра; 16-разрядный регистр адреса (указателя) команды; 16-разрядный регистр обмена; 16-разрядный сумматор адреса. Устройство обмена предназначено для выполнения операций по обработке данных и включает 16-разрядное АЛУ, восемь 16-разрядных регистров общего назначения, 16-разрядный регистр признаков состояния микропроцессора.

ИС обеспечивают формирование 20-разрядного адреса для адресации ячейки внешней памяти, позволяют обрабатывать 256 типов прерываний с номерами от 0 до 255, которые делятся на внешние аппаратные, внутренние аппаратные и программные. Особенностью ИС является возможность аппаратной перестройки внутренней структуры схемы управления и синхронизации. Также, как и для КР580ИК80 система команд К1810ВМ86 может быть представлена в двух видах: на языке ассемблера (около 100 различных типов команд) и в машинных кодах.

Содержат 29 000 интегральных элементов.

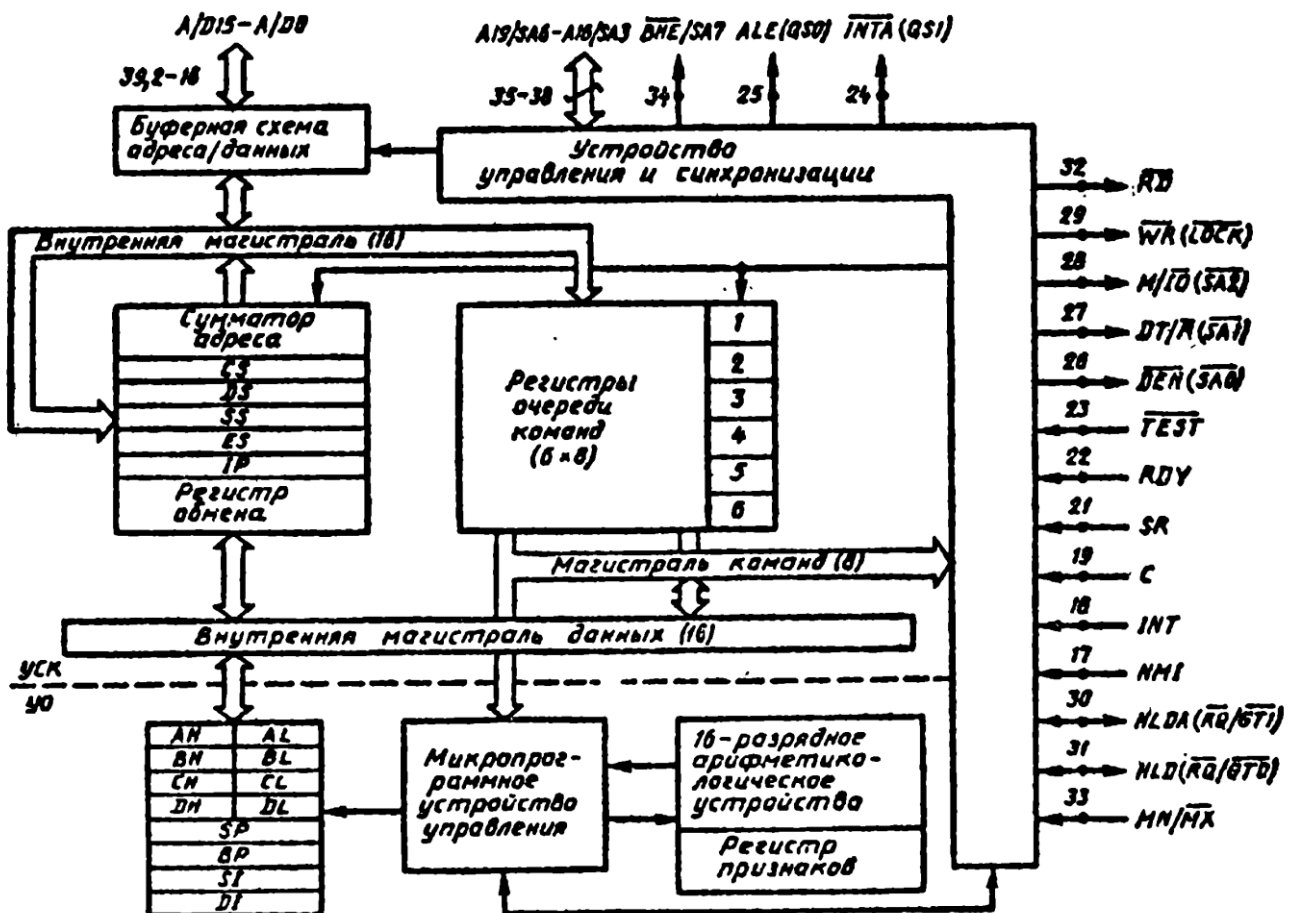
Корпус типа 2123.40-6, 2123-40-2, масса не более 11 г.

Назначение выводов: а) используемых как для минимального, так и для максимального режимов работы: 1, 20 — общие; 2...16 — входы/выходы канала адреса/данных (с тремя состояниями); 17 — вход немаскируемого запроса прерывания; 18 — вход маскируемого запроса прерывания; 19 — вход тактового

сигнала; 21 — вход сигнала установки/сброса; 22 — вход сигнала готовности; 23 — вход сигнала проверки; 32 — выход сигнала чтения (с тремя состояниями); 33 — вход режима минимального/максимального включения; 34 — выход разрешения передачи по старшей половине канала данных/сигнала состояния 7 (с тремя состояниями); 35...38 — выходы канала адреса/сигналы состояния (с тремя состояниями); 40 — напряжение питания;

б) используемых только в минимальном режиме: 24 — выход подтверждения прерывания; 25 — выход стробирующего сигнала (разрешения фиксации) адреса; 26 — выход разрешения передачи данных (с тремя состояниями); 27 — выход выдачи/приема данных (с тремя состояниями); 28 — выход памяти/внешнего устройства (с тремя состояниями); 29 — выход записи (с тремя состояниями); 30 — выход подтверждения захвата; 31 — вход захвата;

в) используемых только в максимальном режиме: 24, 25 — выходы сигналов состояния очереди команд; 26...28 — выходы сигналов состояния цикла канала (с тремя состояниями); 29 — выход программной блокировки (канал занят); 30, 31 — входы/выходы запроса/разрешения доступа к магистрали.



Структурная схема K1810BM86, KM1810BM86, KP1810BM86

Электрические параметры

Номинальное напряжение питания	5 В ±5%
Входное напряжение низкого уровня	≤ 0,8 В
Входное напряжение высокого уровня	≥ 2 В
Входное напряжение тактовых импульсов:	
высокого уровня	≥ 3,9 В
низкого уровня	≤ 0,6 В
Выходное напряжение низкого уровня	≤ 0,45 В
Выходное напряжение высокого уровня	≥ 2,4 В
Ток потребления:	
К1810ВМ86, КМ1810ВМ86, КР1810ВМ86	≤ 400 мА
КР1810ВМ86Б, КР1810ВМ86М	≤ 350 мА
Выходной ток низкого (высокого) уровня в состоянии «выключено»	≤ ±10 мкА
Ток утечки на входах высокого (низкого) уровня	≤ ±10 мкА
Время перехода тактового сигнала из состояния низкого (высокого) уровня в состояние высокого (низкого) уровня	≤ 10 нс
Время установления сигналов данных в цикле приема	≥ 30 нс
Время сохранения сигнала данных в цикле приема	≥ 10 нс
Минимальное время выполнения короткой команды:	
пересылка	0,4 мкс
сложение	0,6 мкс
умножение	23, мкс
деление	28,8 мкс
Время нарастания выходных сигналов	≤ 20 нс
Время спада выходных сигналов	≤ 12 нс
Время установления сигнала высокого уровня на входе «готовность»	≥ 35 нс
Время сохранения сигналов «готовность»	≥ 0 нс
Время установления сигналов <i>NMI</i> , <i>INT</i> , \overline{TEST}	≥ 30 нс
Время установления сигнала «захват»	≥ 35 нс

Время установления сигнала «запрос доступа к магистрали» на входах $\overline{RQ}/\overline{GT1}, \overline{RQ}/\overline{GT0}$	≥ 30 нс
Время сохранения сигнала «запрос доступа к магистрали» на входах $\overline{RQ}/\overline{GT1}, \overline{RQ}/\overline{GT0}$	≥ 40 нс
Время задержки сигналов адреса ($A19...A0$) \overline{BNE} , сигналов данных ($D15...D0$):	
КР18010ВМ86	10...110 нс
КР18010ВМ86Б	10...60 нс
Время задержки сигналов адреса ($A15...A0$) при переходе в высокоимпедансное состояние:	
КР18010ВМ86	≥ 10 нс
КР18010ВМ86Б	≥ 50 нс
Время задержки сигнала ALE при переходе из состояния низкого уровня в состояние высокого уровня . .	≤ 80 нс
Время задержки сигнала ALE при переходе из состояния высокого уровня в состояние низкого уровня:	
КР18010ВМ86	≥ 85 нс
КР18010ВМ86Б	≥ 55 нс
Время задержки сигналов данных ($D15...D0$) при переходе в высокоимпедансное состояние в цикле выдачи	≥ 10 нс
Время перехода выходного сигнала из состояния высокого уровня в состояние низкого уровня	≥ 12 нс
Время перехода входного сигнала из состояния низкого уровня в состояние высокого уровня	≥ 20 нс
Время задержки сигнала M/\overline{IO} КР18010ВМ86Б	10...60 нс
Время задержки сигнала $\overline{DEN}, \overline{WR}, \overline{INTA}$ КР18010ВМ86Б	10...70 нс
Период следования импульсов тактовых сигналов	200...500 нс
Входная емкость	≤ 15 пФ
Емкость входов/выходов	≤ 20 пФ

Предельно допустимые режимы эксплуатации

Напряжение питания	4,75...5,25 В
Входное напряжение высокого уровня	2...5,25 В
Входное напряжение высокого уровня КР18010ВМ86М	2...(U _п + 0,5) В
Входное напряжение низкого уровня	-0,3...+0,8 В
Входное напряжение низкого уровня КР18010ВМ86М	-0,5...+0,8 В
Максимальный выходной ток высокого уровня	-0,4 мА
Максимальный выходной ток низкого уровня	2 мА
Максимальная емкость нагрузки	100 пФ
Температура окружающей среды	-10...+70° С