

## 1. Микросхема K589ИК02

Микросхема K589ИК02 - центральный процессорный элемент (ЦПЭ), представляет собой 2-разрядную микропроцессорную секцию, которая:  
 выполняет арифметические операции в двоичном дополнительном коде;  
 выполняет логические функции И, ИЛИ, НЕ и исключающее ИЛИ;  
 выполняет положительное и отрицательное приращение;  
 выполняет сдвиг влево и вправо;  
 выполняет проверку слова, части слова или одного разряда на 0;  
 вырабатывает сигналы ускоренного переноса;  
 обладает возможностью наращивания разрядности;  
 имеет три типа шин входных данных, два типа шин выходных данных с тремя устойчивыми состояниями;  
 имеет 40 типов микрокоманд.  
 Микросхема содержит 11 регистров общего назначения и один накопительный регистр, независимый регистр адреса ЗУ, одноканальную схему синхронизации. Условное графическое обозначение микросхемы приведено на рис. 1, назначение выводов — в табл. 1, структурная схема показана на рис. 2.

Таблица 1

Вывод	Обозначение	Тип вывода	Функциональное назначение выводов
10	CI	Вход	Перенос
9	RI	Вход	Разрешение адреса
22	M0	Входы	Информация
21	M1	Входы	Информация
1	I0	Входы	Информация
2	I1	Входы	Информация
3	K0	Входы	Информация
4	K1	Входы	Информация
25	F0	Входы	Коды микрокоманд
26	F1	Входы	Коды микрокоманд
27	F2	Входы	Коды микрокоманд
24	F3	Входы	Коды микрокоманд
17	F4	Входы	Коды микрокоманд
16	F5	Входы	Коды микрокоманд
15	F6	Входы	Коды микрокоманд
18	CLK	Вход	Синхронизация
11	EA	Вход	Разрешение адреса
23	ED	Вход	Разрешение данных
8	R0	Выход	Сдвиг вправо
7	C0	Выход	Сдвиг вправо
5	X	Выходы	Ускоренный перенос
6	Y	Выходы	Ускоренный перенос
13	A0	Выходы	Адрес памяти
12	A1	Выходы	Адрес памяти
7	C0	Выход	Перенос
19	D0	Входы	Информация
20	D1	Входы	Информация
14	GND	-	Общий
28	Ucc	-	Напряжение питания

Рис. 1

Микросхема выполняет арифметические, логические, регистровые функции 2-разрядного микропрограммируемого центрального процессора. Данные от внешних источников (таких, как главная память, внешние устройства и т. п.) поступают в ЦПЭ по одной из трех входных шин. Данные от ЦПЭ передаются на внешние устройства по одной из двух выходных шин. Внутри ЦПЭ данные хранятся в одном из 11 регистров сверхоперативного ЗУ (СОЗУ) или в аккумуляторе. Данные от входных шин, из регистров и аккумулятора поступают в арифметико-логическое устройство (АЛУ) через два внутренних мультиплексора А и В. Дополнительные входы и выходы служат для обеспечения распространения переноса, сдвигов и выбора микрокоманды.

Семь линий входной шины микрокоманд (F0-F6) декодируются внутри ЦПЭ для выборки функций АЛУ, выработки адреса СОЗУ и управления мультиплексорами А и В.

Входная шина М предназначена для передачи данных из внешней главной памяти в ЦПЭ. Данные с шины М поступают через внутренний мультиплексор на вход АЛУ. Входная шина I предназначена для передачи данных от внешних систем ввода/вывода в ЦПЭ. Данные с шины I поступают также на вход АЛУ через мультиплексор, но независимо от шины М. Разделение на две шины обеспечивает относительно малую загрузку шин памяти даже в том случае, если к шине I подключено большое число устройств ввода/вывода.

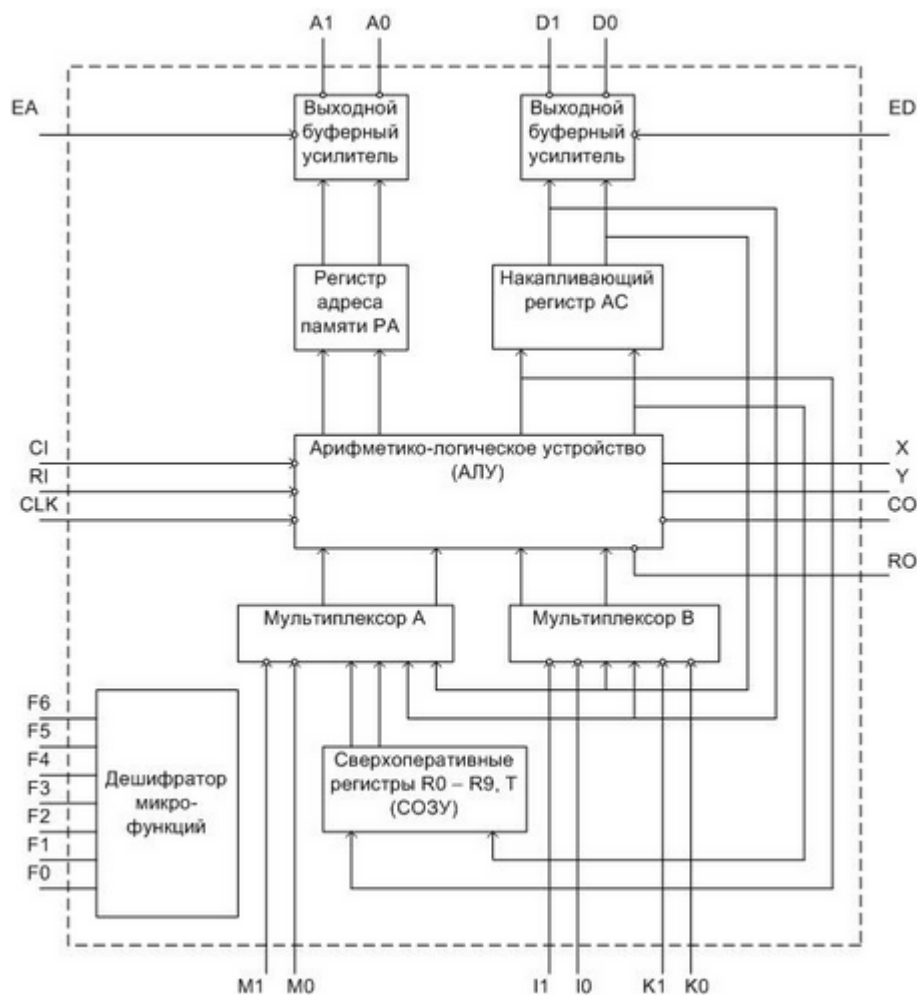


Рис. 2

При другом варианте использования шины входы  $I$  могут быть соединены внешним монтажом с одной из выходных шин для получения операции сдвига на несколько разрядов (например, на байт). В этом случае устройства ввода/вывода коммутируются внешними схемами на входы  $M$ . Сверхоперативное ЗУ содержит 11 регистров ( $R0-R9$  и  $T$ ). Данные с выхода СОЗУ поступают через внутренний мультиплексор на вход АЛУ, а с выхода АЛУ, в свою очередь, на вход СОЗУ. Для запоминания результата операции АЛУ в ЦПЭ имеется независимый регистр АС — аккумулятор. Выход аккумулятора связан через внутренний мультиплексор со входом АЛУ; кроме того, выход аккумулятора подключен к выходному буферному каскаду (на три состояния) для выдачи на выходную шину  $D$ . Обычно шина  $D$  используется для передачи данных во внешнюю главную память или внешние устройства ввода/вывода. Мультиплексоры  $A$  и  $B$  выбирают данные для двух входов АЛУ в зависимости от данных на шине микрокоманд. На входы мультиплексора  $A$  подаются данные шины  $M$ , выход СОЗУ и аккумулятор, на входы мультиплексора  $B$  — данные шины  $I$ , аккумулятор и данные шины  $K$ . Данные на выбранном входе мультиплексора  $B$  всегда логически умножаются на содержимое соответствующего входа  $K$  для обеспечения гибкого маскирования и возможности проверки разрядов.

Арифметико-логическое устройство способно выполнять арифметические и логические операции, включая двоичное сложение в дополнительном коде, прибавление и вычитание, поразрядное логическое сложение и умножение, поразрядное исключающее ИЛИ—НЕ и  $M \ll$  поразрядное логическое дополнение. Результат операции АЛУ может быть записан в аккумулятор или в один из регистров СОЗУ. Для выполнения операции сдвига вправо выведены отдельные шины «Вход сдвига вправо» ( $Rl$ ) и «Выход сдвига вправо» ( $RO$ ). Линии входа и выхода переноса ( $Cl$  и  $CO$ ) предназначены для обеспечения нормального распространения последовательного переноса. Данные на выходы  $CO$  и  $RO$  поступают через два буферных усилителя (на три состояния каждый), причем разрешается выдача либо только на  $CO$ , либо только на  $RO$ . Кроме того, стандартные выходы для схем ускоренного переноса  $Xu$   $Y$  позволяют получить ускоренный перенос для произвольной длины слова.

Возможность маскировать входы АЛУ при помощи шины  $K$  значительно увеличивает универсальность АЛУ. При неарифметических операциях схемы переноса используются для получения логической сборки ИЛИ всех разрядов слова с целью анализа на 0 результата операции или одного из регистров (например, микрокоманды  $ANR$ ,  $ORR$ ).

Таким образом, ЦПЭ обеспечивает гибкую проверку содержимого разрядов. Шина  $K$  используется также при арифметических операциях для маскирования частей обрабатываемых полей. Дополнительной функцией шины  $K$  является передача констант из микропрограмм в ЦПЭ. Состояния на выходах  $Xn$  формируются в соответствии со следующим правилом: если обозначить информацию, поступающую на вход АЛУ с мультиплексора  $A$ , как  $a1$ ,  $a0$ , а с мультиплексора  $B$  как  $b1$  и  $b0$ , то в группах функций 0, 1, 2, 3 (описываются ниже) уравнения для  $Xi$  примут вид (с учетом того, что операция инвертирования происходит в мультиплексорах):

$$X = a1 * b1 \vee a0 * b0, \quad Y = a1 * b1 \vee (a1 \vee b1) (a0 \vee b0).$$

В группах функций 4, 5, 6, 7  $K=1$ , а  $X$  определяется из сравнения с нулем результата логической операции, причем  $X=0$ , если результат логической операции равен нулю.

Во всех случаях информация на выходе переноса  $CO$  определяется из уравнения  $CO = C1 * Y \vee X * Y$ .

Отдельный выход АЛУ поступает на регистр адреса памяти ( $PA$ ) и с него через выходной буферный каскад (на три состояния) — на выходную шину  $A$ . Обычно  $PA$  и шина  $A$  используются для пересылки адресов во внешнюю главную память. Регистр  $PA$  и шина  $A$  могут быть использованы также для выборки внешнего устройства при выполнении операции ввода/вывода.

В каждом микроцикле на входы ЦПЭ поступает микрокоманда. Она декодируется, мультиплексоры выбирают операнды, и АЛУ производит нужную операцию. По отрицательному фронту синхроимпульса результат операции АЛУ либо помещается в аккумулятор, либо записывается в выбранный регистр СОЗУ. Кроме того, в некоторых операциях результат операции АЛУ записывается в  $PA$ . Новая микрокоманда может быть подана только с положительным фронтом синхроимпульса. При внешнем управлении синхросигналом ЦПЭ синхроимпульс в микроцикле может быть пропущен, и так как схемы переноса, сдвига и ускоренного переноса не синхронизируются, то их выходы в этом такте могут быть использованы для выполнения ряда проверок данных в аккумуляторе и СОЗУ. При операциях в отсутствие синхросигнала содержимое регистров не изменяется.

Содержание выполняемой микрокоманды определяется функциональной ( $F$ -группа) и регистровой ( $R$ -группа) группами, которые задаются кодом по  $F$ -шине.  $F$ -группа определяется тремя старшими разрядами данных  $F4$ — $F6$ , а  $R$ -группа — четырьмя младшими разрядами  $F0$ — $F3$ .

$R$ -группа 1 включает регистры  $R0$ — $R9$ ,  $T$ ,  $AC$  и обозначается символом  $Rn$ ,  $R$ -группа 2 и  $R$ -группа 3 содержат только регистр  $T$  и аккумулятор  $AC$ ; они обозначаются  $AT$ .

В большинстве случаев установка сигнала на входах шины  $K$  в 1 или 0 является соответственно либо выборкой, либо отсутствием выборки аккумулятора в данной микрокоманде. Мнемоника микрокоманд включена в каждое описание для справочных целей и может быть использована как язык микроассемблера.

В табл. 2 приведены статические, а в табл. 3 — динамические параметры микросхемы K589IK02.

Таблица 2

Параметр	Обозначение	Значения параметров [max, (min)]
Ток потребления, мА	I <sub>cc</sub>	190
Входной ток низкого уровня при U <sub>il</sub> = 0,45 В, мА: для входов F0—F6, CLK, KO, K1, EA, ED	I <sub>il</sub>	-0.25
для входов I0, I1, RI, MI, MO		-1.5
для входа CI		-40
Входной ток высокого уровня при U <sub>ih</sub> =5,25 В, мкА: для входов F0—F6, CLK, KO, K1, EA, ED	I <sub>H</sub>	40
для входов I0, I1, RI, MI, MO		60
для входа CI		180
для входа C/ Выходное напряжение низкого уровня, В	U <sub>ol</sub>	0.5
Выходное напряжение высокого уровня, В	U <sub>oh</sub>	(2.4)
Выходной ток низкого уровня в состоянии «выключено» при V <sub>ol</sub> =0,45 В, мкА	I <sub>ozl</sub>	-100
Выходной ток высокого уровня в состоянии «выключено» при U <sub>oh</sub> =5,25 В, мкА	I <sub>ozh</sub>	100

Таблица 3

Параметр	Обозначение	Значение параметров		
Время цикла, нс	T <sub>c</sub>	100	70	-
Длительность импульса, нс	t <sub>W</sub>	33	20	-
Время установления сигнала на входах относительно сигнала на входе CLK, нс: на входах F0—F6	t <sub>S</sub> (F-CLK, L)	60	40	-
на входах I0, I1, MO, MI, KO, K1	St(1—CI.K. I.)	50	30	-
на входах RI, CI	t <sub>S</sub> (CI—CLK.L)	27	13	-
Время сохранения сигнала на входах относительно сигнала на входе CLK, нс: на входах F0—F6	t <sub>H</sub> (CLK. H-F)	5	-2	-
на входах I0, I1, MO, MI, KO, K1	t <sub>H</sub> (CLK. L-I)	5	-4	-
на входах RI, CI	t <sub>H</sub> (CLK. t-CI)	15	2	-
Время задержки распространения сигнала, нс: от входов F0—F6 до выходов X, Y, R0	t <sub>P</sub> (F-X) t <sub>P</sub>	-	37	52
от входов I0, I1, MO, MI, KO, K1 до выходов X, Y, R0	t <sub>P</sub> (I—X)	-	29	42
от положительного фронта синхроимпульса CLK до выходов X, Y, R0	t <sub>P</sub> (CLK, H—X)	-	40	60
от отрицательного фронта синхроимпульса CLK до выходов X, Y, R0	t <sub>P</sub> (CI.K, L-X)	20	-	-
от положительного фронта синхроимпульса CLK до выхода CO	t <sub>P</sub> (CLK, H—CO)	-	48	70
от отрицательного фронта синхроимпульса CLK до выхода CO	t <sub>P</sub> (CLK, L—CO)	20	-	-
от входов F0—F6 до выхода CO	t <sub>P</sub> (F—CO)	-	43	65
от входов I0, I1, MO, MI, KO, K1 до выхода CO	t <sub>P</sub> (I-CO)	-	30	55
от входа CI до выхода CO	P(CI—CO)	-	14	25
от отрицательного фронта синхроимпульса CLK до выходов AO, A1, DO, D1	P (CLK. L—AD)	5	32	50
Время задержки перехода от входов EA, ED до выходов AO, A1, DO, D1, нс	t <sub>DE</sub> (E-AD)	-	12	25