



# Микросхема интегральная КР580ВГ75

## Э Т И К Е Т К А



Микросхема интегральная КР580ВГ75, выполненная по полупроводниковой технологии на n-канальных МОП-транзисторах, представляет собой однокристалльный контроллер ЭЛТ, предназначенный для алфавитно-цифровых дисплеев высокого класса, а также для применения в видеотерминалах микро-ЭВМ с целью минимизации конструкции и программного обеспечения.

Климатическое исполнение УХЛ 1.1.

Схема расположения выводов

Содержание драгметаллов в одном изделии:

Золота — 3,2741 мг

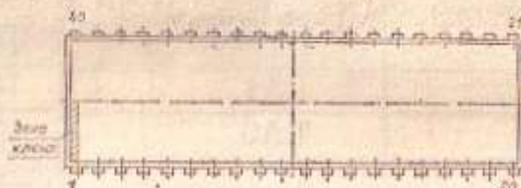


Таблица назначения выводов

Номера выводов	Обозначен.	Тип выводов	Назначение
1	LC3	Вых.	Номер строки
2	LC2	Вых.	Номер строки
3	LC1	Вых.	Номер строки
4	LC0	Вых.	Номер строки
5	DRQ	Вых.	Запрос ПДП
6	ДАСК	Вх.	Подтверждение ПДП
7	HRTC	Вых.	Обратный ход строчной развертки
8	V.RTC	Вых.	Обратный ход кадровой развертки
9	$\overline{RD}$	Вх.	Чтение
10	$\overline{WR}$	Вх.	Запись
11	LPEN	Вх.	Световое перо
12	ДВ0	Вх-вых	Шина данных
13	ДВ1	Вх-вых	Шина данных
14	ДВ2	Вх-вых	Шина данных
15	ДВ3	Вх-вых	Шина данных
16	ДВ4	Вх-вых	Шина данных
17	ДВ5	Вх-вых	Шина данных
18	ДВ6	Вх-вых	Шина данных
19	ДВ7	Вх-вых	Шина данных
20	OV	Вх.	Общий
21	A0	Вх.	Адрес порта
22	$\overline{CS}$	Вх.	Выбор микросхемы
23	CC0	Вых.	Код знака
24	CC1	Вых.	Код знака
25	CC2	Вых.	Код знака
26	CC3	Вых.	Код знака
27	CC4	Вых.	Код знака

Продолжение табл.

28	CC5	Вых.	Код знака
29	CC6	Вых.	Код знака
30	CCLK	Вх.	Синхросигнал знака
31	IRQ	Вых.	Запрос прерывания
32	HLGT	Вых.	Подсветка
33	GPA0	Вых.	Универсальные атрибутивные коды
34	GPA1	Вых.	Универсальные атрибутивные коды
35	VSP	Вых.	Подавление видеосигнала
36	RVV	Вых.	Негативное изображение
37	LTEN	Вых.	Разрешение засветки экрана
38	LA1	Вых.	Код графических символов
39	LA0	Вых.	Код графических символов
40	Vcc	Вх.	Напряжение питания +5 В

Основные электрические параметры

Наименование параметра, единица измерения	Буквенное обозначен.	Норма	
		не менее не более	
Выходное напряжение низкого уровня, V U <sub>cc</sub> =4,75 V U <sub>0L</sub> =0,8 V U <sub>0H</sub> =2,0 B, I <sub>0L</sub> =2,2 mA	U <sub>0L</sub>	—	0,45
Выходное напряжение высокого уровня, V U <sub>cc</sub> =4,75 V U <sub>1L</sub> =0,8 V U <sub>1H</sub> =2,0 V I <sub>0H</sub> =-0,4 mA	U <sub>0H</sub>	2,4	—
Ток утечки высокого уровня на входе, мкА U <sub>cc</sub> =5,25 V U <sub>i</sub> =5,25 V	I <sub>Li</sub>	—	10
Ток утечки низкого уровня на входе, мкА U <sub>cc</sub> =5,25 V U <sub>i</sub> =0 B	I <sub>L1</sub>	±10	—
Выходной ток высокого уровня в состоянии «Выключено», мкА U <sub>cc</sub> =5,25 V U <sub>0H</sub> =5,25 V	I <sub>0H</sub>	—	10
Выходной ток низкого уровня в состоянии «Выключено», мкА U <sub>cc</sub> =5,25 V U <sub>0L</sub> =0,45 V	I <sub>0L</sub>	±10	-10
Ток потребления, mA U <sub>cc</sub> =5,25 V U <sub>iL</sub> =0 V U <sub>iH</sub> =2,4 V	I <sub>cc</sub>	—	160

Предельно допустимые режимы эксплуатации

Наименование параметра, единица измерения	Буквенное обозначен.	Норма	
		не менее не более	
Период следования импульсов тактовых сигналов, ns	T <sub>c</sub>	480,0	—
Длительность тактовых сигналов высокого уровня, ns	t <sub>wh(c)</sub>	240,0	—
Длительность тактовых сигналов низкого уровня, ns	t <sub>wL(c)</sub>	180,0	—
Время фронта нарастания сигнала, ns	t <sub>LH(c)</sub>	5,0	30,0
Время фронта спада сигнала, ns	t <sub>HL(c)</sub>	5,0	30,0
Время установления сигнала адреса относительно сигнала RD, ns	t <sub>SU(RD-A)</sub>	0	—
Длительность сигнала RD, ns	t <sub>w(RD)</sub>	250,0	—
Время сохранения сигнала адреса относительно сигнала RD, ns	t <sub>V(RD-A)</sub>	0	—
Время установления сигнала адреса относительно сигнала WR, ns	t <sub>SU(WR-A)</sub>	0	—
Время сохранения сигнала адреса относительно сигнала WR, ns	t <sub>V(WR-A)</sub>	0	—
Длительность сигнала WR, ns	t <sub>w(WR)</sub>	250,0	—
Время установления данных относительно сигнала WR, ns	t <sub>SU(WR-D)</sub>	150,0	—
Время сохранения данных относительно сигнала WR, ns	t <sub>V(WR-D)</sub>	0	—
Время фронта нарастания сигнала LPEN, ns	t <sub>LH(p)</sub>	—	50,0
Длительность сигнала высокого уровня по входу LPEN, ns	t <sub>wh(p)</sub>	100,0	—
Время установления сигнала WR относительно сигнала DACK, ns	t <sub>SU(DACK-WR)</sub>	0	—
Время сохранения сигнала данных относительно сигнала WR, ns	t <sub>V(WR-DACK)</sub>	0	—
Емкость нагрузки для выводов шины данных, pF	CL <sub>1</sub>	—	150,0
Емкость нагрузки для остальных выводов, pF	CL <sub>2</sub>	—	50,0

Сведения о приемке

Микросхема КР580В175 соответствует техническим условиям 6R0.348.45-01ТУ

Место для штампа ОТК

Цена \_\_\_\_\_ руб. \_\_\_\_\_ коп.\*

