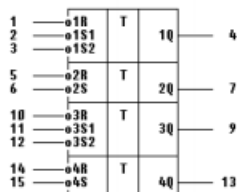


КР1533, SN74ALS, МН74ALS, КР1533ТР2

Четыре R-S триггера

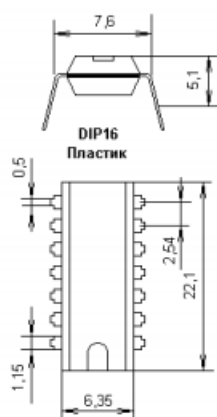


Н. выв.	Назначение	Н. выв.	Назначение
1	Вход 1R	9	Выход Q3
2	Вход 1S1	10	Выход 3R
3	Вход 1S2	11	Вход 3S1
4	Выход 1Q	12	Выход 3S2
5	Вход 2R	13	Выход 4Q
6	Вход 2S	14	Вход 4R
7	Выход 2Q	15	Вход 4S
8	Всвязь	16	Исс

Входы		Выходы	
S1	S2	R	Q
H	H	H	Qo
X	L	H	H
L	X	H	H
H	H	L	L
L	L	L	H*

Микросхема содержит четыре RS-триггерные защелки. Основной режим работы микросхемы - режим хранения, при этом на входах R и S - высокий уровень напряжения. При подаче отрицательного импульса напряжения на вход S или R на выходе соответствующего триггера устанавливается высокий или низкий уровни напряжения соответственно. При нормальной работе на входах R и S не может быть одновременно низкий уровень напряжения, так как при возвращении в режим хранения состояние на выходе не определено.

H* - высокий уровень на выходе, сохраняется до тех пор, пока на входах S1, S2 высокий уровень.
Qo - предыдущее состояние



Тип микросхемы	КР1533ТР2
Фирма производитель	СНГ
Функциональные особенности	4 R-S триггера
T, C	0...+70
Icc, mA	5.5
TrHL max, ns	26
TrLH max, ns	22
Корпус	DIP16

1533TB15 КР1533TB15 К#1533TB15	SN54ALS109 SN74ALS109N SN74ALS109D	Сдвоенный J-K триггер	402.16-32 238.16-1 4314.16-A
1533TL2 КР1533TL2 К#1533TL2	SN54ALS14 SN74ALS14N SN74ALS14D	6 триггеров Шмитта	401.14-4 201.14-2 4313.14-B
1533TM2 КР1533TM2 К#1533TM2	SN54ALS74 SN74ALS74N SN74ALS74D	2 D-триггера	401.14-4 201.14-2 4313.14-B
КР1533TM7 К#1533TM7	SN74ALS75N SN74ALS75D	4 D-лatch с прямыми и инверсными выходами	238.16-1 4314.16-A
1533TM8 КР1533TM8 К#1533TM8	SN74ALS175 SN74ALS175N SN74ALS175D	Счетверенный D-триггер	402.16-32 238.16-1 4314.16-A
1533TM9 КР1533TM9 К#1533TM9	SN74ALS174 SN74ALS174N SN74ALS174D	Шестеренный D-триггер	402.16-32 238.16-1 4314.16-A
1533TP2 КР1533TP2 К#1533TP2	SN54ALS279 SN74ALS279N SN74ALS279D	4 R-S триггера	402.16-32 238.16-1 4314.16-A